

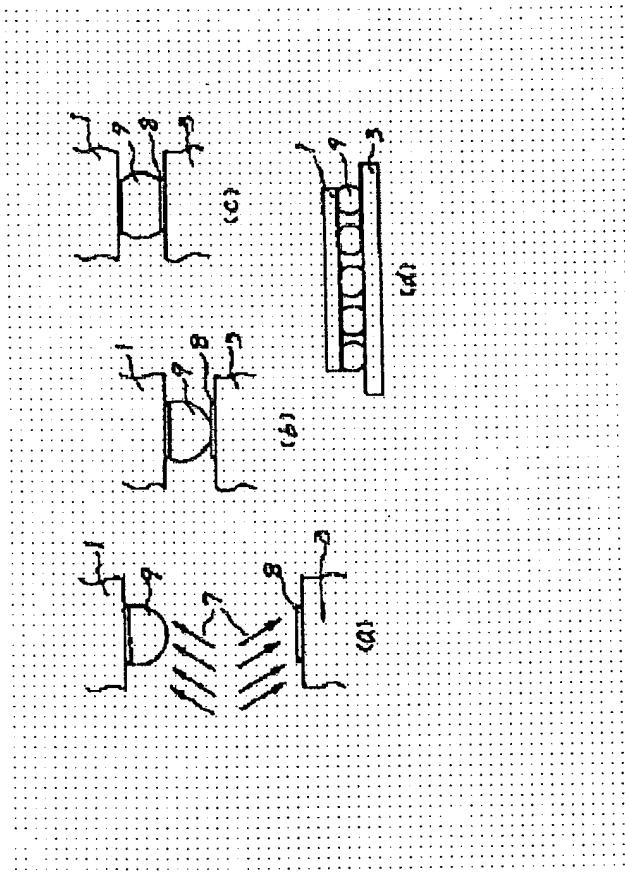
MANUFACTURE OF ELECTRONIC CIRCUIT DEVICE

Patent number: JP3241755
Publication date: 1991-10-28
Inventor: NISHIKAWA TORU; others: 04
Applicant: HITACHI LTD
Classification:
- **International:** H01L21/60; B23K1/00; B23K1/20; B23K31/02; B23K35/26;
B23K35/30
- **European:**
Application number: JP19900036033 19900219
Priority number(s):

Abstract of JP3241755

PURPOSE: To contrive to improve workability by conducting a work such as aligning a member and brazing filler metal in the air and by non-flux bonding them.

CONSTITUTION: A semiconductor integrated circuit 1 is bonded by the use of Pb5Sn solder 9 to a metallization pad 8 formed by baking tungsten and molybdenum in the making process of a ceramic substrate 3 and then by successively plating the substrate with Ni, Au. That is, both Pb5Sn solder 9 and metallization pad 8 are subjected to sputter cleaning by Ar atom 7 for the purpose of removing an oxidation zone and organic pollution layer. Then, after an alignment in the air shown in Figure 4(b), heat fusion is conducted in H₂/N₂ (H₂:N₂=1:3) furnace and bonding is made to obtain a non-flux and satisfactory bonded part. Thus, it is possible to contrive to make an apparatus pollution-free and to improve its reliability by an easy work and simple equipment.



Data supplied from the esp@cenet database - Worldwide

BEST AVAILABLE COPY

Partial translation of JP-A-3-241755

Claim 1:

1. A method for manufacturing an electronic circuit device by bonding two different materials or parts with a brazing filler characterized in that, after polluted layer and oxidized layer on surfaces of the parts to be bonded and the brazing filler are removed by atomic or ionic sputter cleaning, they are aligned in atmosphere, and they are bonded to each other at a non-flux condition by heat-melting the brazing filler in a non-oxidizing atmosphere.

Claim 2:

2. The manufacturing method according to claim 1, wherein the brazing filler comprises Pb and Sn, Sn and Ag, Au and Sn, Au and Ge, Au and Si, or a combination thereof, and an exposure time in an atmosphere after the sputter cleaning is within 6 hours.

Page 3, left upper column, lines 15-19:

After the alignment was carried out within 30 minutes in an atmosphere as shown in Fig. 4(b), it was heat-melted in a furnace of H₂/N₂ (H₂:N₂=1:3) and a bonding was carried out, and a good bonding portion could be obtained at a non-flux condition as shown in Fig. 4(c).

⑪ 公開特許公報(A) 平3-241755

⑫ Int.Cl.⁶H 01 L 21/60
B 23 K 1/00
1/20

識別記号

3 1 1 S
3 3 0 E
H

庁内整理番号

6918-5F
7217-4E
7217-4E※

⑬ 公開 平成3年(1991)10月28日

審査請求 未請求 請求項の数 5 (全6頁)

⑭ 発明の名称 電子回路装置の製造方法

⑮ 特 願 平2-36033

⑯ 出 願 平2(1990)2月19日

⑰ 発明者 西川 憲 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑰ 発明者 佐藤 了平 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑰ 発明者 原田 正英 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑰ 発明者 林田 哲哉 東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内

⑰ 出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑰ 代理人 弁理士 小川 勝男 外1名

最終頁に続く

明細書

1 発明の名称

電子回路装置の製造方法

2 特許請求の範囲

1. 2つの異なる材料あるいは部材をろう材で接合する電子回路装置の製造方法において、被接合材およびろう材の表面の汚染層、酸化層を、原子あるいはイオンでスパッタクリーニング除去後、大気中で位置合わせ作業し、非酸化性雰囲気中でろう材を加熱溶融することにより、ノンフラックスで接合したことを特徴とする電子回路装置の製造方法。
2. ろう材がPbとSn, SnとAg, AuとSn, AuとGe, AuとSi, およびこれらの組合せからなり、スパッタクリーニング後の大気中暴露時間が6時間以内であることを特徴とする請求項1記載の製造方法。
3. 雰囲気が、フロリナート蒸気であることを特徴とする請求項1記載の製造方法。
4. 雰囲気が、N₂, Ar, H₂等の不活性雰囲気

であることを特徴とする請求項1記載の製造方法。

5. 雰囲気が、H₂/N₂, H₂等の活性雰囲気であることを特徴とする請求項1記載の製造方法。

3 発明の詳細な説明

【産業上の利用分野】

本発明は、2つの異なる材料あるいは部材をろう付した電子回路装置の製造方法において、ノンフラックスで接合した電子回路装置の製造方法に関する。

【従来の技術】

従来、イオンビームを用いたノンフラックス接合方法については、ジェイ・バキューム・サイエンス・テクノロジー, 20(3), 3月号, 1982年、第358頁から第363頁 (J. Vac. Sci. Technol., 20(3), March, 1982, pp358-363) において論じられている。

また、通常、ろう材を用いて2つの異なる材料あるいは部材を接合する場合、フラックスが用いられている。フラックスを用いることにより、材料あるいは部材およびろう材の表面の酸化皮膜を

除去し、再酸化を防止して表面の清浄さを保ち、ろう材の材料あるいは部材へのぬれを促進させることができる。しかし、従来、フラックスを用いて接合を行った場合、第1図に示すように、フラックスの気化によるポイドが発生し接合強度が低下するという問題があった。

ノンフラックスを用いて部材を接合する場合、スパッタクリーニング後ろう材表面に酸化皮膜が成長するのを防止するために、部材等の位置合わせを非酸化雰囲気中で行っていた。

【発明が解決しようとする課題】

上記従来技術は、以下の点について配慮されておらず、信頼性の高い接合部形成ができない事、およびフラックスの洗浄作業による環境汚染（オゾン層の破壊）という問題があった。

- (1) 接合中に、フラックスの気化によるポイドが発生し、接合信頼性を低下させる。
- (2) フラックスを、フレオンおよび塩素系有機溶剤で洗浄する工程が必要である。また、フラックス残渣を完全に洗浄することが難しい。

・ 3 ・

ため、スパッタクリーニングしないで、H₂/N₂, N₂等の非酸化性雰囲気中で加熱溶融接合した場合、第2図(b), (c)に示すように、ぬれ、溶融はんだの表面張力によるフィレット形成、球帶化およびセルフアライメントが不十分である。

上記の問題点を解決するために、第3図に示すような手段を採用した。第3図(a)は初期のろう材表面状態、第3図(b)はスパッタクリーニング後の表面状態、第3図(c)は大気中での再酸化状態、第3図(d)は加熱溶融した時の表面状態、第3図(e)は接合後の表面状態を示している。第3図(b)に示すように、ろう材表面の酸化層および有機物汚染層を除去する。その後、大気中で作業をした後、非酸化性雰囲気中でノンフラックス接合を行うものである。スパッタクリーニング後、大気中を経過せても、ろう材表面に生成する再酸化層、再汚染層は、第3図(e)に示すように、クリーニング前の初期の状態と比較して非常に薄い。そこで、第3図(d)に示すように、非酸化性雰囲気中で加熱溶融した

上記従来技術は、非酸化雰囲気中で位置合わせ及び加熱を行っていたので、設備が複雑かつ大型になるという問題があった。また、非酸化雰囲気中での位置合わせは非常に困難であった。

本発明の目的は、ノンフラックスで接合を行うことにある。

本発明の他の目的は、作業性を良くするため、材料あるいは部材およびろう材を大気中で位置合わせ等の作業を行い、これをノンフラックス接合することにある。

【課題を解決するための手段】

上記目的を達成するために、被接合材およびろう材の表面の汚染層、酸化層を原子あるいはイオンでスパッタクリーニングで除去し、非酸化性雰囲気中で加熱溶融したものである。

上記の目的を達成するために、大気中の保持時間とろう材の再酸化、再汚染との関係から、大気中で作業可能な時間を求めたものである。

第2図(a)に示すように、ろう材の表面には、薄い酸化層および有機物汚染層が存在する。その

・ 4 ・

際、ろう材が膨張して薄い酸化皮膜が破れ表面が再酸化しないので、新生な露出面が現れる。この状態で接合すると、メタライズ等の被接合材に新生面がぬれ始め、全体にスムーズにぬれ抜がり、第3図(e)に示すように、良好な接合が得られる。

【作用】

原子あるいはイオンで、被接合材およびろう材をスパッタクリーニングすることにより、表面の酸化層および汚染層を除去することができる。

また、非酸化性雰囲気中でろう材を加熱溶融させることにより、再酸化を防止して表面の清浄さを保ち、ろう材のぬれ性を良好な状態に保つことができる。

大気中で位置合わせ作業を行うことができるのと、容易に作業及び簡単な設備で位置合わせ作業を行うことができる。

大気中で、ろう材が再酸化、再汚染しても、ノンフラックス接合可能な限界の経過時間を求めるこにより、その時間内で大気中作業後、非酸化

・ 5 ・

—314—

・ 6 ・

性質四気炉中で接合を行うことにより、ノンフラックス接合を可能にしている。

【実施例】

以下、本発明の実施例を第4図、第5図により説明する。

第4図は、本発明の第1の実施例を示したものである。半導体集積回路1を、セラミック基板3の作成工程においてタンクステンやモリブデンを焼付けその上にNi、Auを順次めっきを施して形成したメタライゼーションパッド8に、Pb5Snはんだ9を用いて接合したものである。第4図(a)に示すように、Pb5Snはんだ9、メタライゼーションパッド8とともに、Ar原子7によりスピッタクリーニングし、酸化層および有機物汚染層を除去する。次に、第4図(b)に示すように、大気中で30分以内で位置合わせた後、H₂/N₂(H₂:N₂=1:3)炉中で加熱溶融し、接合を行い、ノンフラックスで第4図(c)に示すような良好な接合部を得ることができた。本実施例の全体像を第4図(d)に示している。同様

に、大気中で1時間、2時間、5時間、8時間暴露後、H₂/N₂炉中で加熱接合を行った結果、5時間までは良好な接続を示したが、8時間では接合はするが、形状が球形形状からはずれることがわかった。この程度の時間が接合限界と推定される。

次に、本発明の第2の実施例を第5図に示す。A&Nキャップ7をセラミック基板3に、Sn37Pb10を用いて接合する封止構造体を示したものである。第5図(a)に示すように、A&Nキャップ11、セラミック基板3に供給されているSn37Pb10の表面をスピッタクリーニングし、酸化層、汚染層を除去する。次に、第5図(b)に示すように、大気中で30分以内で位置合わせた後、H₂/N₂炉中で加熱溶融し、ノンフラックス接合を行うことにより、第5図(c)に示すような良好な接合部を得ることができる。同様に、大気中暴露時間を変えて接合した結果、第4図の例と同じ傾向を示した。被接合材へのろう材の供給も同様にノンフラックスで行う。

8.

同様にして、PbとSnとからなる他のろう材、SnとAg、AuとSn、AuとGeおよびAuとSiからなる他のろう材についてもノンフラックスで接合できる。

上記の結果のように、大きな熱容量をもつ被接合材のノンフラックス接合と接合時の位置合わせ作業を容易かつ簡単な設備で行うためには、大気中の作業と従来から使用されている非酸化性雰囲気炉とにより、加熱溶融できることが重要である。そこで、これを可能とするため、ろう材の許容酸化皮膜の観点から酸化特性を調べたのが、第6図である。その酸化に対する大気中暴露時間の限界は、大気中暴露時間と酸化膜厚との関係から定量的に求めることができ、第4、5図で示した結果とほぼ一致する約6時間以上である。また、Pb5Snの100°Cと150°Cの結果より温度上昇に伴い酸化膜厚の成長速度が大きくなるため、高温環境では大気中暴露時間を短くする必要がある。

スピッタクリーニング後の、この酸化膜厚で接合するには、さらに以下の特性を満足しなければ

ならなかった。各種のろう材に対して、接合として必要な特性は、ぬれ性が良好なこと、ボイドが少ないとこと、接合形状が溶融はんだの表面張力に従った形状になること、位置合わせずれを防離接合時に修正するセルフアライメントが起こること、および信頼性(T_∞、高溫放置強度)が良好なことである。本発明を用いた接合(H₂/N₂雰囲気)と従来法(スピッタクリーニング無、フラックス有無)を用いた接合について、これらの特性を比較したのが第1表である。

以下余白

第1表

	ろう材	耐熱性 (耐熱温度 100℃ 以上)	ポイド 有無	セラミック ライム ント性	電気特性 (-55~+150℃ 0.1W/mm ² , 1000時間)
本 明 発 明 の 特 性 と 従 来 法 の 特 性 を 比較 す る た め に 選 ば れ た 接 合 材 の 組 合 を 示 す 。	1.Pb2Sn	○	少	○	○
	2.Pb5Sn	○	少	○	○
	3.Pb10Sn	○	少	○	○
	4.Sn37Pb	○	少	○	○
	5.Sn3.5Ag	○	少	○	○
	6.Au12Ge	○	少	○	—
従 来 法 によ る 接 合 材 の 組 合 を 示 す 。	1.Pb2Sn	○	多	○	△(2/20不適性)
	2.Pb5Sn	○	多	○	△(3/20 □)
	3.Sn37Pb	○	多	○	△(5/20 □)
	4.Sn3.5Ag	○	多	○	△(2/20 □)
	5.Pb5Sn	×	少	×	—
	6.Sn3.5Ag	×	少	×	—
	7.Au12Ge	×	少	△	△

本発明を用いた接合は、ぬれ性、接合形状およびセルフアライメント性において、従来法のフラックス有での接合と同程度の優れた特性を示してい

る。ポイドに関しては、発生が少なくノンフラックスの効果が表われている。また、温度サイクル寿命についても、従来法のフラックス有の場合よりもさらに優れた特性をもっている。これに対して、フラックスを用いない従来の方法では、いずれの特性も悪い。さらに、Ar, He, N₂等の炉、フレオンバーバー炉でも同様な傾向を示す。但し、この場合は、酸素濃度を約10ppm以下に抑える必要がある。

以上の特性の比較より、本発明を用いた接合は、従来法より優れており、すべての特性を満足する。

本発明は、他の電子回路、部品、例えば、LSIパッケージ等のはんだ接続に適用し同様な結果が得られている。

【発明の効果】

本発明によれば、2つの異なる材料あるいは部材をろう材で接合する場合に、接合に必要な特性をすべて満足できるので、ノンフラックス接合で大気中での位置合わせ作業で、かつ熱容量の大きな被接合材も接合することができるという効果が

・ 11 ·

ある。これにより、益々増加する電子回路装置を組立てる際、容易な作業、簡単な設備により無公害で、信頼性の向上が図れる。

4 図面の簡単な説明

第1図は従来のフラックスを用いた接合の1例を示した断面図、第2図はろう材表面をスパッタクリーニングしないでノンフラックス接合を行った1例を示した断面図、第3図はろう材表面をスパッタクリーニング後、ノンフラックス接合を行った1例を示した断面図、第4図は本発明の第1の実施例の半導体集積回路とセラミック基板との接合を示した断面図、第5図は本発明の第2の実施例の封止構造体における接合を示した断面図、第6図は各種ろう材のスパッタクリーニング後の大気中暴露時間と酸化膜厚との関係を示した図である。

1…半導体集積回路、2…はんだ、

3…セラミック基板、4…フラックス、

5…ポイド、

6…酸化層及び有機物汚染層、

・ 12 ·

7…Ar原子、

8…メタライゼーションパッドW/Hf/Au、

9…Pb5Snはんだ、10…Sn37Pbはんだ、

11…Ar/Nキャップ。

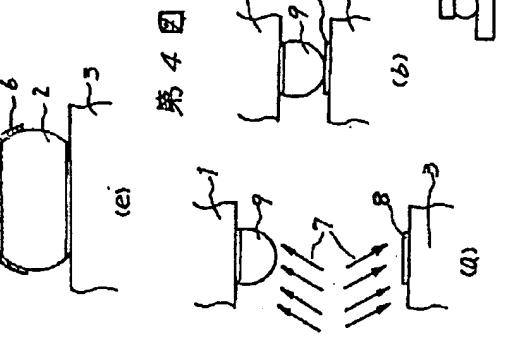
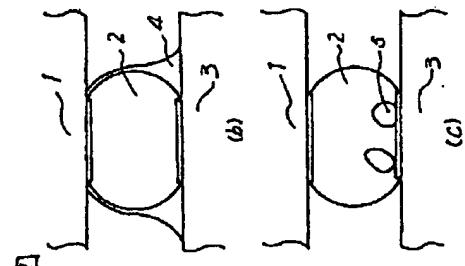
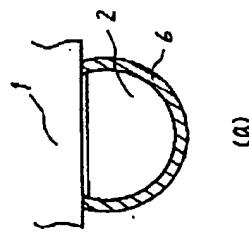
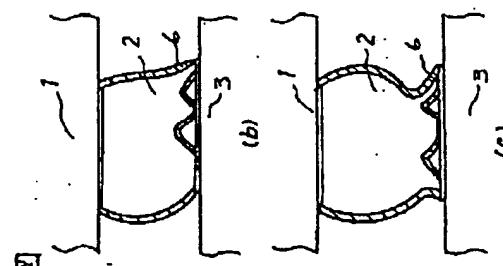
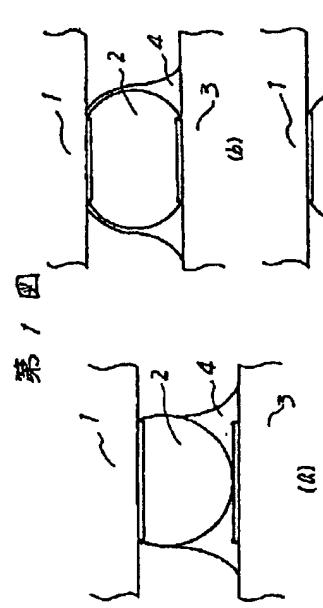
代理人弁理士 小川

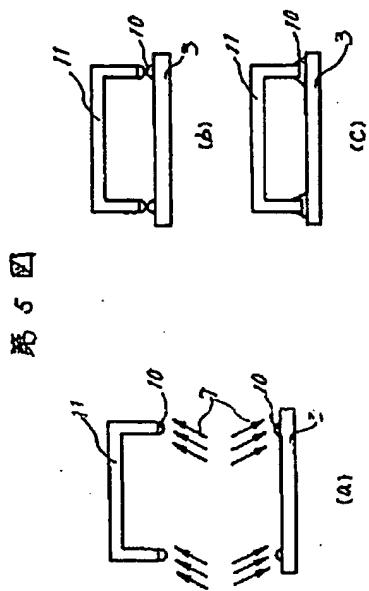


・ 13 ·

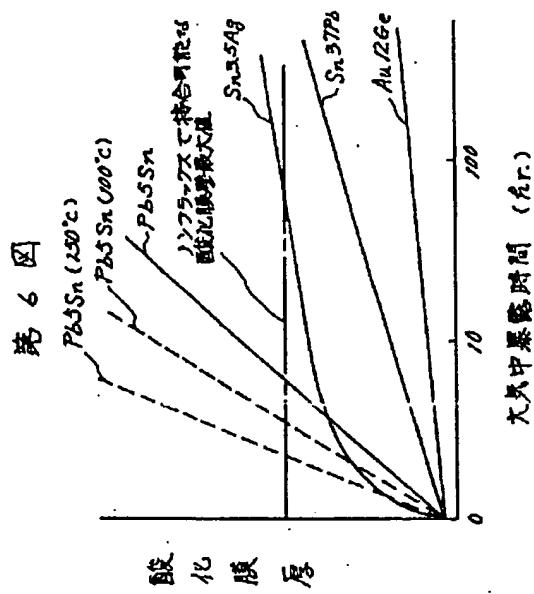
—316—

・ 14 ·





第5図



第6図

第1頁の続き

@Int.Cl.*

B 23 K 31/02	3 1 0	A	7217-4E
35/26	3 1 0	A	8719-4E
35/30	3 1 0	A	8719-4E

// B 23 K 101:36

識別記号

府内整理番号

②発明者 白井

貢

神奈川県秦野市堀山下1番地 株式会社日立製作所神奈川
工場内

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成10年(1998)10月9日

【公開番号】特開平3-241755

【公開日】平成3年(1991)10月28日

【年通号数】公開特許公報3-2418

【出願番号】特願平2-36033

【国際特許分類第6版】

H01L 21/60 311

B23K 1/00 330

1/20

31/02 310

35/26 310

35/30 310

// B23K 101:36

【F I】

H01L 21/60 311 S

B23K 1/00 330 E

1/20 H

31/02 310 A

35/26 310 A

35/30 310 A

手続補正書（貞男）

昭 9 年 2 月 19 日

特許庁長官 貞

事件の表示

平成2年特許公報36033号

補正をする者

52486 特許出願人

6 8 (61) 東京都 日立製作所

代 理 人

主 催 〒100 東京都千代田区丸の内一丁目5番1号
財政省財政監査課 3212-3111(休)

主 催 (6860) 東京都 小川町 男

補正により増加する請求項の数 4

補 正 の 対 象 明細書の特許請求の範囲の欄、発明の詳細な説明の欄及び図面の簡単な説明の欄

補 正 の 内 容

1. 明細書の特許請求の範囲を誤り補正する。

2. 明細書の次の欄間に記載された「ノンフラックス」を、それぞれ「フラックスレス」と訂正する。

(1) 明細書第3頁第7行から第8行、(2) 明細書第3頁第11行、

(3) 明細書第4頁第5行、(4) 明細書第4頁第7行、

(5) 明細書第5頁第16行、(6) 明細書第5頁第18行から第19行、

(7) 明細書第7頁第1行から第2行、(8) 明細書第7頁第18行、

(9) 明細書第8頁第16行、(10) 明細書第8頁第17行、

(11) 明細書第9頁第3行から第4行、(12) 明細書第9頁第6行、

(13) 明細書第12頁第1行から第2行、(14) 明細書第12頁第13行、

(15) 明細書第14頁第7行、(16) 明細書第15頁第9行、

3. 明細書第2頁第6行の「ボイド」を、「ボイドS」と訂正する。

4. 明細書第3頁第7行の「ノンフラックスを用いて」と、「フラックスレスにより」と訂正する。

5. 明細書の次の欄間に記載された「非活性化蒸気」を、それぞれ「活性化蒸気」と訂正する。

(1) 明細書第3頁第10行、(2) 明細書第4頁第1行、

(3) 明細書第4頁第3行、

6. 明細書第4頁第13行から第15行の「上記目的を……したものである。」を、次のように訂正する。

「上記目的を達成するため、本発明は、部品と凸部基板をフラックスレスでなんぞ組合する電子回路装置の組合方法において、部品または凸部基板に組合されたなんぞ表面の酸化膜を除去する工程と、次いで上記部品及び凸部基板を大気中にてせき合わせる工程と、せき合わせした部品及び凸部基板のなんぞを非活性化蒸気内で加熱焼成する工程を経え、部品及び凸部基板を組合することを特徴とするものである。」

7. 明細書第4頁第6行及び第5頁第13行の「液化器および有機物均染用」を、それぞれ「液化器および有機物均染用」と訂正する。

8. 明細書第5頁第3行の「図3図(b)」を、「図3図(c)から(d)」

と訂正する。

9. 明細書第6頁第4行の「ぬれ初め」を、「ぬれ始め」と訂正する。
10. 明細書第6頁第16行の「春暮は」を、「春暮を」と訂正する。
11. 明細書第6頁第17行の「キップアフ」を、「キップア」!と訂正する。

以上

附註日本の範囲

1. 2つの異なる材料あるいは部材を2つで結合する電子回路装置の製造方法において、被結合する2つの部材の表面の汚染層、酸化層を、電子あるいはイオンでスパッタクリーニング除去後、大気中で化合物を作成し、化合物を多孔質でらう材を表面接觸することにより、ラッカスレスで結合したことを特徴とする電子回路装置の製造方法。
2. 上記らう材がPとSi, SiとAs, AsとSn, AuとGe, AuとSiの上記これらとの結合をから離すことを特徴とする請求項1記載の電子回路装置の製造方法。
3. 上記第2項に記載の被結合の表面層、酸化層のスパッタクリーニング後の大気中暴露時間が5時間以内であることを特徴とする請求項1記載の電子回路装置の製造方法。
4. 上記等離子ガスアリミネート層が、これを特徴とする請求項1記載の電子回路装置の製造方法。
5. 上記等離子ガス、Ar, He, H₂等の不活性ガスであることを特徴とする請求項1記載の電子回路装置の製造方法。
6. 上記等離子ガス、H₂/He, Ar等の混合ガスによることを特徴とする請求項1記載の電子回路装置の製造方法。
7. 被結合部材をラッカスレスで結合する電子回路装置の製造方法において、被結合部材は用熱基板に載せられたはんだ電極の酸化層を除去する工程と、次いで上記被結合部材を大気中にて結合させる工程と、位相分離した銀及び用熱基板のはんだを用熱基板表面内に分散拡散する工程を組み、銀及び用熱基板を結合することを特徴とする電子回路装置の製造方法。
8. 金属化基板と用熱基板をラッカスレスではんだ結合する電子回路装置の製造方法において、半導体基板表面に銀をされたはんだを用熱基板のバッドの表面に磨きを施す工程と。

次いで上記半導体基板表面に銀をされたはんだ及び用熱基板のバッドの大気中にて結合させる工程と。

並びに上記半導体基板表面及び用熱基板のバッド間にはんだを用熱基板表面側約10μmにて複数の銀柱を工程を組み、半導体基板表面及び用熱基板を結合することを特徴とする電子回路装置の製造方法。

9. 回路基板をキップアフで削りする電子回路装置封止構造体の製造方法において、

キップアフが回路基板に載せられたはんだ表面の酸化層を除去する工程と、

次いで上記キップアフに銀をされたはんだ及び回路基板を大気中にて結合させする工程と。

並びに上記キップアフをキップアフが回路基板に載せられたはんだを用熱基板表面内にて結合させる工程を組み、キップアフ及び回路基板を結合することを特徴とする電子回路装置封止構造体の製造方法。

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.